

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Gyeong-ho YU

Application No.:

Group Art Unit:

Filed: January 5, 2004

Examiner:

For: MEMORY MANAGEMENT APPARATUS AND METHOD FOR PREVENTING IMAGE
TEARING IN VIDEO REPRODUCING SYSTEM

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s)
herewith a certified copy of the following foreign application:

Korean Patent Application No(s). 2003-539

Filed: January 6, 2003

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing
date(s) as evidenced by the certified papers attached hereto, in accordance with the
requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

By: 

Michael D. Stein
Registration No. 37,240

Date: January 5, 2004

1201 New York Ave, N.W., Suite 700
Washington, D.C. 20005
Telephone: (202) 434-1500
Facsimile: (202) 434-1501

KOREAN INDUSTRIAL PROPERTY OFFICE

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Industrial Property Office.

Application Number: Patent Application No. 10-2003-539

Date of Application: 06 January 2003

Applicant(s): Samsung Electronics Co., Ltd.

17 September 2003

COMMISSIONER

1020030000539

2003/9/22

[Document Name] Patent Application
[Application Type] Patent
[Receiver] Commissioner
[Reference No] 0001
[Filing Date] 2003.01.06
[IPC No.] G11B
[Title] Memory management apparatus in video reproducing system
for protecting image tearing and method thereof

[Applicant]
Name: Samsung Electronics Co., Ltd.
Applicant code: 1-1998-104271-3

[Attorney]
Name: Young-pil Lee
Attorney's code: 9-1998-000334-6
General Power of Attorney Registration No. 1999-009556-9

[Attorney]
Name: Hae-young Lee
Attorney's code: 9-1999-000227-4
General Power of Attorney Registration No. 2000-002816-9

[Inventor]
Name: Gyeong-ho YU
I.D. No. 681018-1796021
Zip Code 442-736
Address: 721-903 Salgugol Hyundai Apt., Youngtong-dong, Paldal-gu,
Suwon-si, Gyeonggi-do
Nationality: KR

[Request for Examination] Requested

[Application Order] We respectively submit an application according to Art. 42 of
the Patent Law and request an examination according to Art. 60 of the Patent Law, as
above.

Attorney	Young-pil Lee
Attorney	Hae-young Lee

[Fee]		
Basic page:	19 sheet(s)	29,000 won
Additional page:	0 sheet(s)	0 won
Priority claiming fee:	0 Case(s)	0 won
Examination fee:	18 Claim(s)	685,000 won
Total:		714,000 won

[Enclosures]
1. Abstract and Specification (and Drawings) 1 copy each



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0000539
Application Number

출원 년 월 일 : 2003년 01월 06일
Date of Application JAN 06, 2003

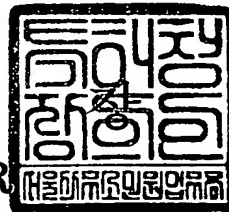
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 09 월 17 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】 특허출원서
【권리구분】 특허
【수신처】 특허청장
【참조번호】 0001
【제출일자】 2003.01.06
【국제특허분류】 G11B
【발명의 명칭】 이미지 티어링을 방지하기 위한 영상 재생 시스템의 메모리 관리 장치 및 방법
【발명의 영문명칭】 Memory management apparatus in video reproducing system for protecting image tearing and method thereof
【출원인】
【명칭】 삼성전자 주식회사
【출원인코드】 1-1998-104271-3
【대리인】
【성명】 이영필
【대리인코드】 9-1998-000334-6
【포괄위임등록번호】 1999-009556-9
【대리인】
【성명】 이해영
【대리인코드】 9-1999-000227-4
【포괄위임등록번호】 2000-002816-9
【발명자】
【성명의 국문표기】 유경호
【성명의 영문표기】 YU, Gyeong Ho
【주민등록번호】 681018-1796021
【우편번호】 442-736
【주소】 경기도 수원시 팔달구 영통동 살구골 현대아파트 721동 903호
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
 이영필 (인) 대리인
 이해영 (인)

【수수료】

【기본출원료】 19 면 29,000 원

【가산출원료】 0 면 0 원

【우선권주장료】 0 건 0 원

【심사청구료】 18 항 685,000 원

【합계】 714,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 이미지 티어링을 방지하기 위한 영상 재생 시스템의 메모리 관리 장치 및 방법에 관한 것으로서, 이미지 티어링을 방지하기 위한 영상 재생 장치의 메모리 관리 방법은, 스케일러에서 제1메모리에 기입하는 기입 속도(Mclock)와 제1메모리로부터 독출하는 독출 속도(Dclock)를 검출하는 단계; 기입 속도와 독출 속도가 상이할 때, 소정 시점에서 제1메모리에 기입할 어드레스와 제1메모리로부터 독출할 어드레스 사이의 오프셋 거리를 산출하는 단계; 및 오프셋 거리가 소정 오프셋 거리 보다 적으면 제2메모리에 상기 스케일러로부터의 데이터를 기입하는 단계를 포함함을 특징으로 한다.

본 발명에 의하면, 이미지 티어링을 방지하는 메모리 관리 기법을 채용하여, 영상 재생 장치에서의 고품질의 화질을 제공할 수 있게 된다.

【대표도】

도 4

【명세서】

【발명의 명칭】

이미지 티어링을 방지하기 위한 영상 재생 시스템의 메모리 관리 장치 및 방법{Memory management apparatus in video reproducing system for protecting image tearing and method thereof}

【도면의 간단한 설명】

도 1은 종래의 영상 재생 장치의 부분적 개략도를 도시한 것이다.

도 2는 본 발명의 이미지 티어링을 방지하기 위한, 영상 재생 장치에서의 메모리 제어 장치에 대한 개략도이다.

도 3은 어드레스 오프셋을 산출하는 방법을 설명하기 위해 참조된 메모리이다.

도 4는 본 발명의 이미지 티어링을 방지하는 영상 재생 장치의 메모리 제어 방법의 흐름도를 도시한 것이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<5> 본 발명은 영상 재생 시스템에 관한 것으로서, 보다 상세하게는 이미지 티어링을 방지하기 위해 영상 입출력속도에 따라 메모리 관리를 제어하는 이미지 티어링 방지를 위한 메모리 제어 장치 및 방법에 관한 것이다.

<6> 도 1은 종래의 영상 재생 장치의 부분적 개략도를 도시한 것이다.

<7> 도 1의 영상 재생 장치는 스케일러(100) 및 메모리(110)를 포함한다.

- <8> 스케일러(100)는 디스플레이기(미도시)에 적합한 해상도를 가진 영상 데이터를 만들기 위해, 입력된 영상 데이터를 압축 또는 확장한다. 스케일링의 변환 방식에는 입력 데이터를 수평으로 스케일링하는 방식과 수직으로 스케일링하는 방식이 있다. 스케일러는 프레임 레이트 변환 기능을 포함하여 디스플레이기에 필요한 일정한 수직 수평 주파수를 발생시킨다.
- <9> 메모리(110)는 스케일러(100)에 필요한 데이터가 저장되는 곳으로, 스케일러(100)는 입력된 영상을 디스플레이기에 알맞는 영상 포맷으로 변환시킨 후 메모리(110)에 저장시키고, 수평 수직 주파수에 따라 메모리(110)로부터 그 포맷 변환된 데이터를 읽어 디스플레이기로 출력한다. 이때, 메모리(110)로 입력되는 데이터의 속도(rate) 보다 메모리(110)로부터 출력되어 나가는 속도가 빠르게 되는 경우가 종종 발생할 수 있다. 이 경우 메모리(110)로부터 출력되는 나가는 데이터는, 새로 메모리(110)에 쓰여진 데이터가 아닌, 이전에 메모리(110)에 쓰여졌던 데이터를 읽어 출력시키게 됨으로써, 디스플레이기에서 이미지 티어링(image tearing)이 발생되게 된다. 이미지 티어링이란, 스크린 리프레쉬 속도(refresh rate)가 어플리케이션의 프레임 레이트와의 동기를 벗어 날 때 발생하는 것이다. 티어링 발생시, 한 프레임의 최상부가 다른 프레임의 최하부와 동시에 나타나면서, 두 부분적 이미지들 사이에 분별 가능한 틈이 보여지는 문제점이 발생된다.

【발명이 이루고자 하는 기술적 과제】

- <10> 본 발명이 이루고자 하는 기술적 과제는, 이미지 티어링을 방지하기 위해, 스케일러에 필요한 메모리를 복수개로 관리하는 영상 재생 장치의 메모리 관리 방법 및 장치를 제공하는데 있다.

【발명의 구성 및 작용】

- <11> 상기 과제를 해결하기 위한, 영상 재생 시스템의 메모리 관리 장치sms, 입력된 영상 데이터의 포맷을 디스플레이할 해상도에 알맞는 포맷으로 변환하는 스케일러; 스케일러에 의해 포맷 변환된 데이터가 기입되고 독출되는 제1메모리; 및 상기 제1메모리에 기입 및 독출되는 데이터의 어드레스가 기입 및 독출 속도 차이로 인해 동일한 시점에서 만나거나 역전되지 않도록 제1메모리에 대체되어, 스케일러의 데이터가 기입 및 독출되도록 사용되는 제2메모리를 포함함을 특징으로 한다.
- <12> 상기 제1메모리에서 제2메모리로 메모리 사용을 대체하는 메모리 제어부를 더 포함함이 바람직하다.
- <13> 상기 메모리 제어부는, 제1메모리에서, 데이터 기입과 독출 속도 및 해상도를 이용해, 기입 어드레스 및 독출 어드레스의 소정 기준 간격을 산출하고, 현 시점에서 데이터 기입 어드레스와 독출 어드레스 사이의 간격이 상기 소정 기준 간격 이상인 경우, 메모리 기입을 상기 제1메모리에서 제2메모리로 이동하여 수행함이 바람직하다.
- <14> 제1메모리로의 독출 속도(Dclock)가 기입 속도(Mclock) 보다 빠른 경우, 상기 소정 기준 간격(Address_offset)은, $\text{Address_offset} = (\text{제1메모리의 최단 번지}) \times (\text{Dclock} - \text{Mclock}) / \text{Dclock}$ 임이 바람직하다.
- <15> 상기 제1메모리의 최단 번지는, (디스플레이 해상도) $\times 8$ 임이 바람직하다.
- <16> 제1메모리로의 기입 속도(Mclock)가 독출 속도(Dclock) 보다 빠른 경우, 상기 소정 기준 간격(Address_offset)은, $\text{Address_offset} = (\text{제1메모리의 최단 번지}) \times (\text{Mclock} - \text{Dclock}) / \text{Mclock}$ 임이 바람직하다.

- <17> 상기 제1메모리의 최단 번지는, (디스플레이 해상도) \times 임이 바람직하다.
- <18> 상기 과제를 해결하기 위한, 이미지 티어링을 방지하기 위한 영상 재생 장치의 메모리 관리 방법은, 스케일러에서 제1메모리에 기입하는 기입 속도(Mclock)와 제1메모리로부터 독출하는 독출 속도(Dclock)를 검출하는 단계; 상기 기입 속도와 독출 속도가 상이할 때, 소정 시점에서 상기 제1메모리에 기입할 어드레스와 제1메모리로부터 독출할 어드레스 사이의 오프셋 거리를 산출하는 단계; 및 상기 오프셋 거리가 소정 오프셋 거리 보다 적으면 제2메모리에 상기 스케일러로부터의 데이터를 기입하는 단계를 포함함을 특징으로 한다.
- <19> 기입 속도(Mclock)가 독출 속도(Dclock) 보다 빠를 때, 상기 기준 오프셋 거리 (Address_offset)는, $\text{Address_offset} = (\text{제1메모리의 최단 번지}) \times (\text{Mclock} - \text{Dclock}) / \text{Mclock}$ 임이 바람직하다.
- <20> 상기 제1메모리의 최단 번지는, (디스플레이 해상도) \times 임이 바람직하다.
- <21> 독출 속도가 기입 속도 보다 빠를 때, 상기 기준 오프셋 거리(Address_offset)는, $\text{Address_offset} = (\text{제1메모리의 최단 번지}) \times (\text{Dclock} - \text{Mclock}) / \text{Dclock}$ 임이 바람직하다.
- <22> 상기 제1메모리의 최단 번지는, (디스플레이 해상도) \times 임이 바람직하다.
- <23> 상기 과제를 해결하기 위한, 이미지 티어링을 방지하기 위한 영상 재생 장치의 메모리 관리 방법은, 스케일러에서 제1메모리로부터의 데이터 독출 클럭과 제1메모리로의 데이터 기입 클럭을 검출하는 단계; 독출 클럭(Dclock)과 기입 클럭(Mclock)을 비교하는 단계; 독출 클럭이 기입 클럭보다 크면, 메모리 독출 기준 어드레스를 검출하는 단계; 메모리 독출 기준 어드레스로부터 데이터가 독출될 시점에 상응하는 데이터 기입 어드레스를 검출하는 단계; 독출 기준 어드레스로부터 상기 기입 어드레스가 소정 기준 오프셋 거리 이상으로 떨어져 있는지를 판단

하는 단계; 독출 기준 어드레스와 상기 기입 어드레스가 소정 기준 오프셋 거리 이상 떨어져 있으면, 제1메모리를 이용한 스케일러 데이터의 기입 및 독출을 계속 수행하는 단계; 및 독출 기준 어드레스와 상기 기입 어드레스가 소정 기준 오프셋 거리 미만으로 떨어져 있으면, 제2메모리로 이동해 데이터 기입을 수행하는 단계를 포함함을 특징으로 한다.

- <24> 상기 소정 기준 오프셋 거리(Address_offset)는, $\text{Address_offset} = (\text{제1메모리의 최단 번지}) \times (\text{Dclock} - \text{Mclock}) / \text{Dclock}$ 임이 바람직하다.
- <25> 상기 제1메모리의 최단 번지는, (디스플레이 해상도) $\times 8$ 임이 바람직하다.
- <26> 상기 과제를 해결하기 위한, 이미지 티어링을 방지하기 위한 영상 재생 장치의 메모리 관리 방법은, 스케일러에서 제1메모리로부터의 데이터 독출 클럭과 제1메모리로의 데이터 기입 클럭을 검출하는 단계; 독출 클럭(Dclock)과 기입 클럭(Mclock)을 비교하는 단계; 기입 클럭이 독출 클럭보다 크면, 메모리 기입 기준 어드레스를 검출하는 단계; 메모리 기입 기준 어드레스로부터 데이터가 기입될 시점에 상응하는 데이터 독출 어드레스를 검출하는 단계; 상기 기입 기준 어드레스로부터 상기 독출 어드레스가 소정 기준 오프셋 거리 이상으로 떨어져 있는지를 판단하는 단계; 상기 기입 기준 어드레스와 상기 독출 어드레스가 소정 기준 오프셋 거리 이상 떨어져 있으면, 제1메모리를 이용한 스케일러 데이터의 기입 및 독출을 계속 수행하는 단계; 및 상기 기입 기준 어드레스와 상기 독출 어드레스가 소정 기준 오프셋 거리 미만으로 떨어져 있으면, 제2메모리로 이동해 데이터 기입을 수행하는 단계를 포함함을 특징으로 한다.
- <27> 상기 소정 기준 오프셋 거리(Address_offset)는, $\text{Address_offset} = (\text{제1메모리의 최단 번지}) \times (\text{Mclock} - \text{Dclock}) / \text{Mclock}$ 임이 바람직하다.
- <28> 상기 제1메모리의 최단 번지는, (디스플레이 해상도) $\times 8$ 임이 바람직하다.

- <29> 이하에서 첨부된 도면을 참조하여 본 발명을 상세히 설명한다.
- <30> 도 2는 본 발명의 이미지 티어링을 방지하기 위한, 영상 재생 장치에서의 메모리 제어 장치에 대한 개략도이다.
- <31> 도 2의 영상 재생 장치는 스케일러(200), 제1메모리(210) 및 제2메모리(220)를 포함한다.
- <32> 스케일러(200)는 입력된 영상 신호를 디스플레이할 장치의 해상도에 맞는 포맷의 신호로 변환한다.
- <33> 제1메모리(210)는 스케일러(200)에서 포맷 변환된 데이터가 소정 제1속도로 기입되고, 소정 제2속도로 독출되어 나가는 저장부이다. 제1속도가 제2속도보다 지나치게 빠르거나, 제2속도가 제1속도 보다 지나치게 빠른 경우, 소정 시점에서 데이터가 기록되는 어드레스 이상으로 데이터가 독출되어지거나, 데이터가 독출되는 어드레스 이상으로 데이터가 기록되는 경우가 발생할 수 있다.
- <34> 제2메모리(220)는 제1메모리(210)의 대체 메모리이다. 제1메모리(210)에서의 데이터 기입 및 독출 속도로부터 데이터 기입 시점의 어드레스와 독출 시점의 어드레스간에 이미지 티어링이 발생되지 않을 안정적 오프셋 거리를 판단해, 그 오프셋 거리 이상이 아닌 경우, 제2메모리(220)에 데이터가 쓰여진다.
- <35> 제1메모리(210)와 제2메모리(220)의 쓰기 및 읽기 제어는 스케일러(200) 내 소정의 마이크로 프로세서를 통해 이뤄진다.
- <36> 도 3은 어드레스 오프셋을 산출하는 방법을 설명하기 위해 참조된 메모리이다.

<37> 도 3에서 ●는 메모리로부터 데이터가 출력되어 나가는 시작 위치(0000 번지)이고, ○는 데이터가 출력되어 나가는 시작 시점에서 도달된 데이터 입력 위치를 보인 것이다. 메모리로부터의 데이터 출력 레이트를 Mclock이라 하고, 메모리로의 데이터 입력 레이트를 Dclock이라 하자. 한 메모리 안에서 읽기 및 쓰기가 이뤄질 때 이미지 티어링이 발생되지 않기 위해서는, 읽거나 쓰기를 위한 메모리의 소정 기준 위치와, 그에 상응하는 쓰거나 읽기를 위한 어드레스 위치 사이에 일정한 오프셋 거리의 차가 있어야 한다.

<38> Dclock이 Mclock 보다 큰 경우, 즉 메모리로부터 데이터를 읽어 나가는 속도가 메모리에 데이터를 쓰는 속도 보다 빠른 경우, 메모리로부터의 데이터 독출 소정 기준 위치와 메모리로의 데이터 쓰기 위치가 다음과 같은 오프셋 거리(Address_offset) 이상을 유지하면, 이미지 티어링 없이 한 메모리 안에서 데이터 읽기 및 쓰기가 안정적으로 이뤄지게 된다.

<39> 【수학식 1】 $Address_offset = Address_max \times (Dclock - Mclock) / Dclock$

<40> Address_max는 메모리의 최단 번지를 말하며, 보통 디스플레이할 영상의 해상도 $\times 3$ 이 된다. 예를 들어, 1024 \times 768의 해상도에서, Address_max는, 1024 \times 768 $\times 3$ 이 된다.

<41> Mclock이 Dclock 보다 큰 경우, 즉 메모리로 데이터를 쓰는 속도가 메모리로부터 데이터를 독출하는 속도 보다 빠른 경우, 메모리로의 데이터 쓰기 소정 기준 위치와 메모리로부터의 데이터 독출 위치가 다음과 같은 오프셋 거리 이상을 유지하면, 이미지 티어링 없이 한 메모리 안에서 데이터 읽기 및 쓰기가 안정적으로 이뤄지게 된다.

<42> 【수학식 2】 $Address_offset = (디스플레이\ 해상도) \times 3 \times (Mclock - Dclock) / Mclock$

- <43> 도 4는 본 발명의 이미지 티어링을 방지하는 영상 재생 장치의 메모리 제어 방법의 흐름도를 도시한 것이다.
- <44> 먼저, 메모리로부터의 데이터 독출 속도와 관련된 클록(Dclock) 레이트(rate)와 메모리로 데이터가 기입되는 속도와 관련된 클록(Mclock) 레이트를 검출한다(400단계).
- <45> 독출 클록(Dclock)과 기입 클록(Mclock)을 비교한다(410단계).
- <46> 독출 클록이 기입 클록보다 크면, 메모리 독출 기준 어드레스를 검출한다(420단계). 메모리 독출 기준 어드레스는 보통 메모리의 시작 어드레스가 된다.
- <47> 메모리 독출 기준 어드레스로부터 데이터가 독출될 시점에 상응하는 데이터 기입 어드레스가, 독출 기준 어드레스로부터 소정 기준 오프셋 거리 이상으로 떨어져 있는지를 판단한다(430단계). 여기서 소정 기준 오프셋 거리는 수학적 식 1에서 산출한 Address_offset과 같다.
- <48> 430단계에서, 소정 기준 오프셋 거리 이상이 유지되어 있으면, 현재의 메모리 프레임(도 2의 제1메모리(210))을 계속 사용해 데이터의 독출 및 기입을 수행한다(440단계). 이는 현재의 독출 및 기입 속도로, 현 메모리 프레임(도 2의 제1메모리(210)) 안에서 데이터 독출 어드레스가 데이터 기입 어드레스를 추월할 수 없고, 따라서 이미지 티어링이 발생되지 않는다고 판단하기 때문이다.
- <49> 430단계에서, 소정 기준 오프셋 거리가 유지되지 않으면, 즉 현재의 기입 어드레스와 독출 기준 어드레스 차가 소정 기준 오프셋 거리 보다 작으면, 다른 메모리 프레임(도 2의 제2메모리(220))으로 이동해, 메모리의 기입을 수행한다(450단계).
- <50> 410단계에서, 기입 클록이 독출 클록 보다 빠르면, 메모리 기입 기준 어드레스를 검출한다(460단계). 메모리 기입 기준 어드레스는 보통 메모리의 시작 어드레스가 된다.

- <51> 메모리 기입 기준 어드레스로부터 데이터가 기입될 시점에 상응하는 데이터 독출 어드레스가, 기입 기준 어드레스로부터 소정 제2기준 오프셋 거리 이상으로 떨어져 있는지를 판단한다(470단계). 여기서 소정 기준 오프셋 거리는 수학적 식 2에서 산출한 Address_offset과 같다.
- <52> 470단계에서, 소정 기준 오프셋 거리 이상이 유지되어 있으면, 현재의 메모리 프레임(도 2의 제1메모리(210))을 계속 사용해 데이터의 독출 및 기입을 수행한다(440단계). 이는 현재의 독출 및 기입 속도로, 현 메모리 프레임(도 2의 제1메모리(210)) 안에서 데이터 기입 어드레스가 데이터 독출 어드레스를 추월할 수 없고, 따라서 이미지 티어링이 발생되지 않는다고 판단하기 때문이다.
- <53> 470단계에서, 소정 기준 오프셋 거리가 유지되지 않으면, 즉 현재의 독출 어드레스와 기입 기준 어드레스 차가 소정 기준 오프셋 거리 보다 작으면, 다른 메모리 프레임으로 이동해, 메모리의 기입을 수행한다(450단계).
- <54> 상술한 메모리 관리 방법 및 장치를 채용한 영상 재생 장치는, 그동안 실질적으로 문제되었던 티어링이 발생되지 않게 되어, 고품질의 화질 서비스를 제공할 수 있게 된다. 본 발명의 메모리 관리 방법은 LCD, PDP 등의 영상 처리 시스템에 적용될 것이다.

【발명의 효과】

- <55> 본 발명에 의하면, 이미지 티어링을 방지하는 메모리 관리 기법을 채용하여, 영상 재생 장치에서의 고품질의 화질을 제공할 수 있게 된다.

【특허청구범위】**【청구항 1】**

영상 재생 시스템의 메모리 관리 장치에 있어서,

입력된 영상 데이터의 포맷을 디스플레이할 해상도에 알맞는 포맷으로 변환하는 스케일러;

스케일러에 의해 포맷 변환된 데이터가 기입되고 독출되는 제1메모리; 및

상기 제1메모리에 기입 및 독출되는 데이터의 어드레스가 기입 및 독출 속도 차이로 인해 동일한 시점에서 만나거나 역전되지 않도록 제1메모리에 대체되어, 스케일러의 데이터가 기입 및 독출되도록 사용되는 제2메모리를 포함함을 특징으로 하는 메모리 관리 장치.

【청구항 2】

제1항에 있어서, 상기 제1메모리에서 제2메모리로 메모리 사용을 대체하는 메모리 제어부를 더 포함함을 특징으로 하는 메모리 관리 장치.

【청구항 3】

제2항에 있어서, 상기 메모리 제어부는,

제1메모리에서, 데이터 기입과 독출 속도 및 해상도를 이용해, 기입 어드레스 및 독출 어드레스의 소정 기준 간격을 산출하고, 현 시점에서 데이터 기입 어드레스와 독출 어드레스 사이의 간격이 상기 소정 기준 간격 이상인 경우, 메모리 기입을 상기 제1메모리에서 제2메모리로 이동하여 수행함을 특징으로 하는 메모리 관리 장치.

【청구항 4】

제3항에 있어서, 제1메모리로의 독출 속도(Dclock)가 기입 속도(Mclock) 보다 빠른 경우, 상기 소정 기준 간격(Address_offset)은,

$$\text{Address_offset} = (\text{제1메모리의 최단 번지}) \times (\text{Dclock} - \text{Mclock}) / \text{Dclock}$$
 임을 특징으로 하는 메모리 관리 장치.

【청구항 5】

제4항에 있어서, 상기 제1메모리의 최단 번지는,

(디스플레이 해상도) \times 임을 특징으로 하는 메모리 관리 장치.

【청구항 6】

제3항에 있어서, 제1메모리로의 기입 속도(Mclock)가 독출 속도(Dclock) 보다 빠른 경우, 상기 소정 기준 간격(Address_offset)은,

$$\text{Address_offset} = (\text{제1메모리의 최단 번지}) \times (\text{Mclock} - \text{Dclock}) / \text{Mclock}$$
 임을 특징으로 하는 메모리 관리 장치.

【청구항 7】

제6항에 있어서, 상기 제1메모리의 최단 번지는,

(디스플레이 해상도) \times 임을 특징으로 하는 메모리 관리 장치.

【청구항 8】

이미지 티어링을 방지하기 위한 영상 재생 장치의 메모리 관리 방법에 있어서,



스케일러에서 제1메모리에 기입하는 기입 속도(Mclock)와 제1메모리로부터 독출하는 독출 속도(Dclock)를 검출하는 단계;

상기 기입 속도와 독출 속도가 상이할 때, 소정 시점에서 상기 제1메모리에 기입할 어드레스와 제1메모리로부터 독출할 어드레스 사이의 오프셋 거리를 산출하는 단계; 및

상기 오프셋 거리가 소정 오프셋 거리 보다 적으면 제2메모리에 상기 스케일러로부터의 데이터를 기입하는 단계를 포함함을 특징으로 하는 메모리 관리 방법.

【청구항 9】

제8항에 있어서, 기입 속도(Mclock)가 독출 속도(Dclock) 보다 빠를 때, 상기 기준 오프셋 거리(Address_offset)는,

$$\text{Address_offset} = (\text{제1메모리의 최단 번지}) \times (\text{Mclock} - \text{Dclock}) / \text{Mclock}$$
 임을 특징으로 하는 메모리 관리 방법.

【청구항 10】

제9항에 있어서, 상기 제1메모리의 최단 번지는,

(디스플레이 해상도) \times 임을 특징으로 하는 메모리 관리 방법.

【청구항 11】

제8항에 있어서, 독출 속도가 기입 속도 보다 빠를 때, 상기 기준 오프셋 거리(Address_offset)는,

$$\text{Address_offset} = (\text{제1메모리의 최단 번지}) \times (\text{Dclock} - \text{Mclock}) / \text{Dclock}$$
 임을 특징으로 하는 메모리 관리 방법.

【청구항 12】

제11항에 있어서, 상기 제1메모리의 최단 번지는,
(디스플레이 해상도) \times 임을 특징으로 하는 메모리 관리 방법.

【청구항 13】

이미지 티어링을 방지하기 위한 영상 재생 장치의 메모리 관리 방법에 있어서,
스케일러에서 제1메모리로부터의 데이터 독출 클럭과 제1메모리로의 데이터 기입 클럭
을 검출하는 단계;
독출 클럭(Dclock)과 기입 클럭(Mclock)을 비교하는 단계;
독출 클럭이 기입 클럭보다 크면, 메모리 독출 기준 어드레스를 검출하는 단계;
메모리 독출 기준 어드레스로부터 데이터가 독출될 시점에 상응하는 데이터 기입 어드레
스를 검출하는 단계;
독출 기준 어드레스로부터 상기 기입 어드레스가 소정 기준 오프셋 거리 이상 떨어져
져 있는지를 판단하는 단계;
독출 기준 어드레스와 상기 기입 어드레스가 소정 기준 오프셋 거리 이상 떨어져
있으면, 제1메모리를 이용한 스케일러 데이터의 기입 및 독출을 계속 수행하는 단계; 및
독출 기준 어드레스와 상기 기입 어드레스가 소정 기준 오프셋 거리 미만으로 떨어져 있
으면, 제2메모리로 이동해 데이터 기입을 수행하는 단계를 포함함을 특징으로 하는 메모리 관
리 방법.

【청구항 14】

제13항에 있어서, 상기 소정 기준 오프셋 거리(Address_offset)는,

$$\text{Address_offset} = (\text{제1메모리의 최단 번지}) \times (\text{Dclock} - \text{Mclock}) / \text{Dclock}$$
 임을 특징으로 하는 메모리 관리 방법.

【청구항 15】

제14항에 있어서, 상기 제1메모리의 최단 번지는,

(디스플레이 해상도) $\times 8$ 임을 특징으로 하는 메모리 관리 방법.

【청구항 16】

이미지 티어링을 방지하기 위한 영상 재생 장치의 메모리 관리 방법에 있어서,

스케일러에서 제1메모리로부터의 데이터 독출 클럭과 제1메모리로의 데이터 기입 클럭을 검출하는 단계;

독출 클럭(Dclock)과 기입 클럭(Mclock)을 비교하는 단계;

기입 클럭이 독출 클럭보다 크면, 메모리 기입 기준 어드레스를 검출하는 단계;

메모리 기입 기준 어드레스로부터 데이터가 기입될 시점에 상응하는 데이터 독출 어드레스를 검출하는 단계;

상기 기입 기준 어드레스로부터 상기 독출 어드레스가 소정 기준 오프셋 거리 이상으로 떨어져 있는지를 판단하는 단계;

상기 기입 기준 어드레스와 상기 독출 어드레스가 소정 기준 오프셋 거리 이상 떨어져 있으면, 제1메모리를 이용한 스케일러 데이터의 기입 및 독출을 계속 수행하는 단계; 및



상기 기입 기준 어드레스와 상기 독출 어드레스가 소정 기준 오프셋 거리 미만으로 떨어져 있으면, 제2메모리로 이동해 데이터 기입을 수행하는 단계를 포함함을 특징으로 하는 메모리 관리 방법.

【청구항 17】

제16항에 있어서, 상기 소정 기준 오프셋 거리(Address_offset)는,

$$\text{Address_offset} = (\text{제1메모리의 최단 번지}) \times (\text{Mclock} - \text{Dclock}) / \text{Mclock}$$
임을 특징으로 하는 메모리 관리 방법.

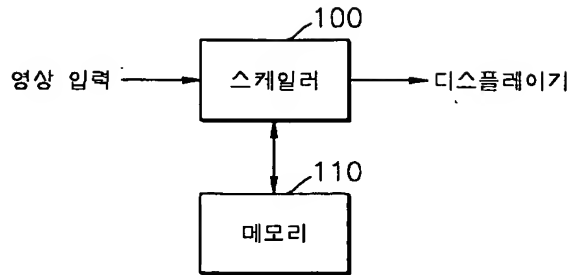
【청구항 18】

제17항에 있어서, 상기 제1메모리의 최단 번지는,

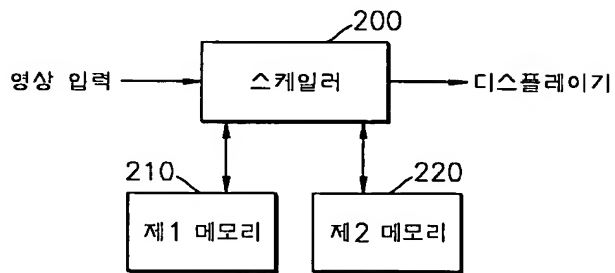
(디스플레이 해상도) $\times 8$ 임을 특징으로 하는 메모리 관리 방법.

【도면】

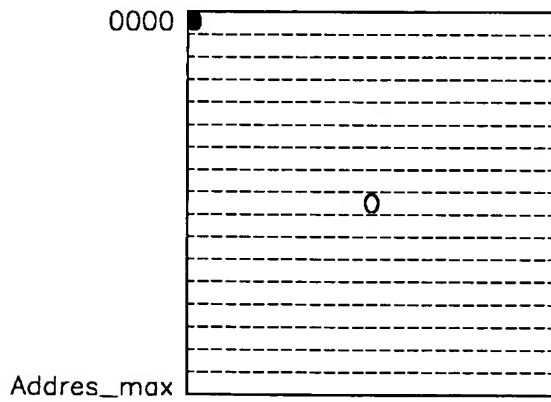
【도 1】



【도 2】



【도 3】



【도 4】

